

Brief Translation of Korean U.M. Laid-Open Publication No. 1999-0025706

Laid-Open No.: U.M. 1999-0025706

Laid-Open Date: July 5, 1999

Appln. No.: 20-1997-0038230

Appln. Date: December 17, 1997

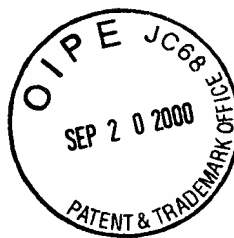
Applicant: Hyundai Electronics Industries Co., Ltd.

Inventors: Yonkook Jung & Sangyun Lee

Title: Wafer transferring chamber in a semiconductor manufacturing system

Summary:

The present utility model relates to a wafer transferring chamber which is coupled to a multiple processing chamber of a semiconductor manufacturing system for loading/unloading a wafer onto/from the multiple processing chamber. The wafer transferring chamber is comprised of an upper chamber and a lower chamber and thus two different process which are different from each other in view of the processing conditions may be continuously performed in a single system. For example, by using the multi-layered wafer transferring chamber according to the present utility model, after performing a PVD or CVD process in a lower chamber, the wafer may be subjected to an annealing process which should be subsequently performed after the PVD or CVD process without transferring the wafer to another system. That is, in a single system, two different process with the different processing conditions may be performed. Therefore, the process step and time may be reduced. Also, by utilizing the upper space of the chamber, the horizontal layout of the system may be advantageously designed. Further, considering the peripheral constituting components, only one series of components are necessary for one system performing two processes which are performed in two conventional different system. Thus, the manufacturing costs may be reduced.



RECEIVED

SEP 22 2000

IC 1700 MAIL ROOM

(19) 대한민국특허청(KR)
(12) 공개실용신안공보(U)

(51) Int. Cl. (11) 공개번호 실 1999-0025706

H01L 21 /68 (43) 공개일자 1999년 07월 05일

(21) 출원번호 20-1997-0038230

(22) 출원일자 1997년 12월 17일

(71) 출원인 현대전자산업 주식회사 김영환

(72) 고안자 경기도 이천시 부발읍 아미리 산 136-1

정연국

경기도 이천시 부발읍 음암리 97번지 이화아파트 102동 302호

이상훈

경기도 이천시 부발읍 아미리 699-7 현대3차아파트 301동 1104호

(74) 대리인 최충순

심사청구 : 없음

(54) 반도체 제조 장비의 웨이퍼 트랜스퍼링 챔버

요약

본 고안은 반도체 제조장비의 다중 프로세스 챔버에 연결, 설치되어 웨이퍼를 다중 프로세스 챔버로 로딩 및/또는 언로딩시키는 웨이퍼 트랜스퍼링 챔버에 관한 것으로, 상부챔버와 하부챔버의 2층 구조로 되어 공정 조건이 다른 두가지 이상의 공정을 하나의 장비에서 연속, 진행할 수 있도록 된 것을 특징으로 하는 반도체 제조장비의 웨이퍼 트랜스퍼링 챔버를 제공한다. 이와 같은 본 고안의 다중 웨이퍼 트랜스퍼링 챔버에 의하면, 예를 들어 하부챔버에서 PVD나 CVD공정을 진행한 후, 다른 장비로 이동시킬 필요없이 현행 장비의 상부챔버에서 상기한 공정에 연이은 어닐링 공정 등을 진행할 수 있다. 즉 하나의 장비에서 공정 조건이 다른 두가지 이상의 공정을 진행할 수 있는 것이다. 따라서 제조 공정을 단축할 수 있을 뿐만 아니라 제조 시간도 크게 단축할 수 있고, 수직하 상부 공간을 이용하므로 장비 레이아웃에 큰 효과가 있으며, 또 장비의 주변 부속장치에 사용되는 라인들도 한 개의 시스템 설치비용으로 두 개 이상의 시스템 설치효과를 가져올 수 있으므로, 비용 절감을 도모할 수 있다.

대표도

도 1

명세서

도면의 간단한 설명

도 1은 본 고안에 의한 다층 웨이퍼 트랜스퍼링 챔버가 적용된 반도체 제조장비의 개략적인 구조를 보인 사시도.

(도면의 주요 부분에 대한 부호의 설명)

10:웨이퍼 트랜스퍼링 챔버

11:상부챔버

12:하부챔버

20:다중 프로세스 챔버

고안의 상세한 설명

고안의 목적

고안이 속하는 기술 및 그 분야의 종래기술

본 고안은 반도체 제조장비의 다중 프로세스 챔버로 웨이퍼를 로딩 및/또는 언로딩시키는 챔버에 관한 것으로, 특히 공정 조건이 다른 두 가지 이상의 공정을 하나의 장비에서 연속으로 진행할 수 있도록 된 다층 구조의 웨이퍼 트랜스퍼링 챔버에 관한 것이다.

일반적인 반도체 제조장비는, 크게 웨이퍼 트랜스퍼링 챔버와, 이 챔버와 연결된 다중 프로세스 챔버와, 조작반 및 관찰실과, 이들 여러 구성품 및 다른 주변 장치들 연결하는 유틸리티 라인 등을 포함하여 구성되어 있다.

여기서, 웨이퍼 트랜스퍼링 챔버는 피공정체인 웨이퍼를 다중 프로세스 챔버로 로딩하거나, 공정이 완료된 웨이퍼를 언로딩하는 것으로서, 통상 다중 프로세스 챔버에 연결되도록 설치되어 있다.

상기와 같은 일반적인 반도체 제조장비에서는, 웨이퍼가 웨이퍼 트랜스퍼링 챔버에서 다중 프로세스 챔버로 로딩되어 공정이 진행되고, 공정이 완료된 웨이퍼는 다시 웨이퍼 트랜스퍼링 챔버로 언로딩되며, 이와 같은 한 장비에서의 공정이 완료되면, 다른 장비로 이동되어 차후의 공정이 순차적으로 진행된다.

고안이 이루고자하는 기술적 과제

그러나, 상기한 바와 같은 일반적인 반도체 제조장비에 있어서는, 단층 구조의 웨이퍼 트랜스퍼링 챔버를 구비함으로써, 하나의 장비에서 정해진 하나의 공정만을 진행할 수밖에 없다는 문제가 있었다. 한편, 기존의 장비에서 여러 공정을 진행하기 위해서는 계속적으로 필요한 챔버를 어태치할 수밖에 없는데, 이와 같이 계속적으로 챔버를 붙임으로써 장비가 차지하는 공간이 커져 장비 레이-아웃상에 문제가 발생되고 있다. 더욱이 최근 웨이퍼의 사이즈가 커짐으로써 상기와 같은 장비 레이-아웃상의 문제는 심각해지고 있다.

본 고안은 상기와 같은 문제를 해소하기 위하여 안출한 것으로, 다층 구조로 되어 공정 조건이 다른 두 가지 이상의 공정을 하나의 장비에서 연속으로 진행할 수 있는 반도체 제조장비의 웨이퍼 트랜스퍼링 챔버를 제공하는데 그 목적이 있다.

본 고안의 다른 목적은, 하나의 장비에서 공정 조건이 다른 두 가지 이상의 공정을 진행할 수 있으면서도 장비가 차지하는 공간을 최소화 할 수 있는 반도체 제조장비의 웨이퍼 트랜스퍼링 챔버를 제공하는데 있다.

고안의 구성 및 작용

상기와 같은 본 고안의 목적에 따라, 반도체 제조장비의 다중 프로세스 챔버에 연결, 설치되어 웨이퍼를 다중 프로세스 챔버로 로딩 및/또는 언로딩시키는 챔버로서, 상부챔버와 하부챔버의 2층 구조로 되어 공정 조건이 다른 두가지 이상의 공정을 하나의 장비에서 연속, 진행할 수 있도록 된 것을 특징으로 하는 반도체 제조장비의 웨이퍼 트랜스퍼링 챔버가 제공된다.

이와 같은 본 고안의 다층 구조의 웨이퍼 트랜스퍼링 챔버에 의하면, 예를 들어 하부챔버에서 PVD나 CVD공정을 진행한 후, 다른 장비로 이동시킬 필요없이 현행 장비의 상부챔버에서 상기한 공정에 연이은 어닐링 공정 등을 진행할 수 있다. 즉 하나의 장비에서 공정 조건이 다른 두가지 이상의 공정을 진행할 수 있는 것이다.

이하, 본 고안의 바람직한 실시예를 첨부도면에 의거하여 설명한다.

첨부한 도 1은 본 고안에 의한 다층 구조의 웨이퍼 트랜스퍼링 챔버가 적용된 반도체 제조장비의 개략적인 구조를 보인 사시도로서, 도면에서 참조 부호 10은 웨이퍼 트랜스퍼링 챔버 이고, 20은 다중 프로세스 챔버 이며, 30은 조작반 및 관찰실이다.

도시된 바와 같이, 상기 웨이퍼 트랜스퍼링 챔버(10)는 다중 프로세스 챔버(20)에 연결되어 있다.

또한, 본 고안에 의한 웨이퍼 트랜스퍼링 챔버(10)는 수직하게 배열되는 상부챔버(11)와 하부챔버(12)로 이루어지는 다층 구조를 가진다.

따라서, 하나의 장비에서 상기한 바와 같은 상,하부챔버(11)(12)를 이용하여 공정 조건이 다른 두 가지 이상의 공정을 진행할 수 있다. 또한 챔버의 수를 늘리면서도 장비가 차지하는 공간을 크게하지 않고 최소한의 면적으로 최대한의 효과를 얻을 수 있다.

즉, 종래에는 하나의 장비에서 하나의 공정만을 진행할 수밖에 없었고, 여러 공정을 진행하기 위해서는 챔버를 옆으로 어태치함으로써 장비의 레이-아웃상에 문제를 야기시키고 있었으나, 본 고안에서는 챔버가 수직한 방향의 다층 구조로 형성됨으로써 장비가 차지하는 공간을 최소화 하면서 여러 공정을 진행할 수 있다.

예를 들면, 하부챔버(12)는 높이가 있는 PVD나 CVD 공정을 진행할 수 있도록 구성하고, 상부챔버(11)는 부피나 높이면에서 잇점이 있는 어닐링 공정을 수행할 수 있도록 구성함으로써 하부챔버에서 공정을 진행한 후, 상부챔버에서 그 다음 공정을 진행할 수 있다.

고안의 효과

이상에서 설명한 바와 같이, 본 고안의 다층 웨이퍼 트랜스퍼링 챔버에 의하면, 하나의 장비에서 공정 조건이 다른 두가지 이상의 공정을 진행할 수 있으므로 제조 공정을 단축할 수 있을 뿐만 아니라 제조 시간도 크게 단축할 수 있다. 또한 수직한 상부 공간을 이용하므로 장비 레이-아웃에 큰 효과가 있고, 또 장비의 주변 부속장치에 사용되는 라인들도 한 개의 시스템 설치비용으로 두 개 이상의 시스템 설치효과를 가져올 수 있으므로, 비용 절감을 기할 수 있다.

이상에서는 본 고안에 의한 반도체 제조장비의 웨이퍼 트랜스퍼링 챔버를 실시하기 위한 바람직한 실시예에 대하여 도시하고 또한 설명하였으나, 본 고안은 상기한 실시예에 한정되지 않고, 이하 청구범위에서 청구하는 본 고안의 요지를 벗어남이 없이 당해 고안이 속하는 분야에서 통상의 지식을 가진자라면 누구든지 다양한 변경 실시가 가능할 것이다.

청구항 1. 반도체 제조장비의 다중 프로세스 챔버에 연결, 설치되어 웨이퍼를 다중 프로세스 챔버로 로딩 및/또는 언로딩시키는 챔버로서, 상부챔버와 하부챔버의 2층 구조로 되어 공정 조건이 다른 두가지 이상의 공정을 하나의 장비에서 연속으로 진행할 수 있도록 된 것을 특징으로 하는 반도체 제조장비의 웨이퍼 트랜스퍼링 챔버.

청구항 2. 제 1 항에 있어서, 하부챔버는 PVD 또는 CVD 챔버로 구성되고, 상부챔버는 어닐링 챔버로 구성된 것을 특징으로 하는 반도체 제조장비의 웨이퍼 트랜스퍼링 챔버.

도면

도면1

